(19) 世界知的所有権機関 国際事務局





(43) 国際公開日 2005 年1 月13 日 (13.01.2005)

PCT

(10) 国際公開番号 WO 2005/004165 A1

(51) 国際特許分類7:

G11C 11/413

(21) 国際出願番号:

PCT/JP2004/009885

(22) 国際出願日:

2004年7月5日(05.07.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2003-192396 2003 年7 月4 日 (04.07.2003) JP

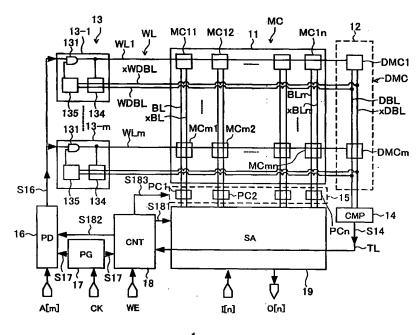
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001東京都品川区北品川 6 丁目 7番 3 5号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 時任 俊作 (TOK-ITO, Shunsaku) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7番 3 5 号 ソニー株式会社内 Tokyo (JP).

- (74) 代理人: 佐藤 隆久 (SATOH, Takahisa); 〒1110052 東京都台東区柳橋 2 丁目 4 番 2 号 創進国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

[続葉有]

(54) Title: SEMICONDUCTOR STORAGE DEVICE AND METHOD FOR READING FROM SEMICONDUCTOR STORAGE DEVICE

(54) 発明の名称: 半導体記憶装置、および半導体記憶装置の読み出し方法



1

(57) Abstract: A semiconductor storage device having dummy memory cells and a method for reading therefrom. There are provided memory cells (11) each connected to a word line (WL) and to a pair of bit lines (BL, xBL); dummy memory cells (12) each connected to a word line and to a pair of dummy bit lines (DBL, xDBL); and word line drivers (13) each for activating the word line with a common timing. When data is read from a memory cell, a timing is decided with which to read the data

IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
- 国際調査報告書

請求の範囲の補正の期限前の公開であり、補正書受 領の際には再公開される。

2文字コード及び他の略語については、 定期発行される 各PCTガゼットの巻頭に掲載されている「コードと略語 のガイダンスノート」を参照。

in accordance with the levels of the dummy bit lines connected to a dummy memory. When the potential difference between the pair of dummy bit lines reaches a threshold value, the word line driver inactivates the word line to perform a precharge of the dummy bit lines.

(57) 要約: ダミーメモリセルを有する半導体記憶装置およびその読み出し方法であって、ワード線WLおよび一対のビット線BL、xBLに接続されたメモリセル11と、ワード線および一対のダミービット線DBL、xDBLに接続されたダミーメモリセル12と、ワード線を共通のタイミングで活性化させるワード線ドライバ13とを設け、メモリセルからデータの読み出しを行う場合には、ダミーメモリに接続されたダミービット線のレベルに応じてデータの読み出しのタイミングを決定し、ワード線ドライバが一対のダミービット線の電位差が閾値になるとワード線を不活性化させてダミービット線のプリチャージを行う。